

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-151976
(43)Date of publication of application : 23.05.2003

(51)Int.Cl.

H01L 21/316
G23C 14/08
H01L 21/283
H01L 21/822
H01L 21/8247
H01L 27/04
H01L 27/115
H01L 29/43
H01L 29/78
H01L 29/788
H01L 29/792

(21)Application number : 2002-088920
(22)Date of filing : 27.03.2002

(71)Applicant : TDK CORP
(72)Inventor : SAKASHITA YUKIO
FUNAKUBO HIROSHI

(30)Priority

Priority number : 2001257481 Priority date : 28.08.2001 Priority country : JP
2001257484 28.08.2001 JP

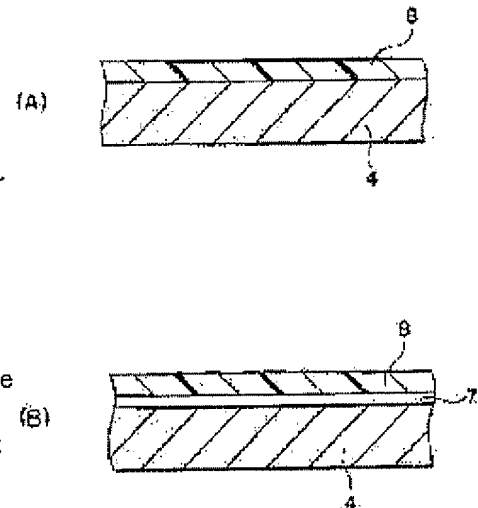
(54) HIGH-PERMITTIVITY INSULATING FILM, GATE INSULATING FILM AND SEMICONDUCTOR DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a high-permittivity insulating film and a semiconductor device using it, the insulating film being able to be used as a gate insulating film of an MOSFET having improved leakage and break down voltage characteristics, improved surface smoothness and a relatively high permittivity, and enabling microfabrication and miniaturization.

SOLUTION: The semiconductor device has a semiconductor substrate 4 and the high-permittivity insulating film 8, formed directly or via an other layer on the surface of the semiconductor substrate 4. The main component of the high-permittivity insulating film 8 is a bismuth laminar compound, and the c axis of the bismuth laminar compound is oriented to be perpendicular to the surface of the semiconductor substrate, and the bismuth laminar compound is expressed by the composition formula: $(\text{Bi}_2\text{O}_2)_2(\text{Am}-1\text{BmO}_3+1)_2$ - or $\text{Bi}_2\text{Am}-1\text{BmO}_{3m+3}$, where m is a positive number, a symbol A denotes at least one element selected from among Na, K, Pb, Ba, Sr, Ca and Bi, and symbol B denotes at least one element selected from among Fe, Co, Cr, Ga, Ti, Nb, Ta, Sb, V, Mo and W.

Fig. 1



LEGAL STATUS

[Date of request for examination] 17.03.2005
[Date of sending the examiner's decision of rejection]
[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]
[Date of final disposal for application]
[Patent number]
[Date of registration]

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2003-151976

(P2003-151976A)

(43) 公開日 平成15年5月23日 (2003.5.23)

(51) Int.Cl. ⁷	識別記号	FI	テマコード [*] (参考)
H01L 21/316		H01L 21/316	B 4K029
C23C 14/08		C23C 14/08	K 4M104
H01L 21/283		H01L 21/283	C 5F038
21/822		27/10	434 5F058
21/8247		29/78	371 5F083

審査請求 未請求 請求項の数12 OL (全 15 頁) 最終頁に続く

(21) 出願番号 特願2002-88920 (P2002-88920)

(22) 出願日 平成14年3月27日 (2002.3.27)

(31) 優先権主張番号 特願2001-257481 (P2001-257481)

(32) 優先日 平成13年8月28日 (2001.8.28)

(33) 優先権主張国 日本 (JP)

(31) 優先権主張番号 特願2001-257484 (P2001-257484)

(32) 優先日 平成13年8月28日 (2001.8.28)

(33) 優先権主張国 日本 (JP)

(71) 出願人 000003067

ティーディーケー株式会社

東京都中央区日本橋1丁目13番1号

(72) 発明者 坂下 幸雄

東京都中央区日本橋一丁目13番1号 ティーディーケー株式会社内

(72) 発明者 舟楳 浩

神奈川県川崎市宮前区宮前平1-3-5-4-305

(74) 代理人 100097180

弁理士 前田 均 (外2名)

最終頁に続く

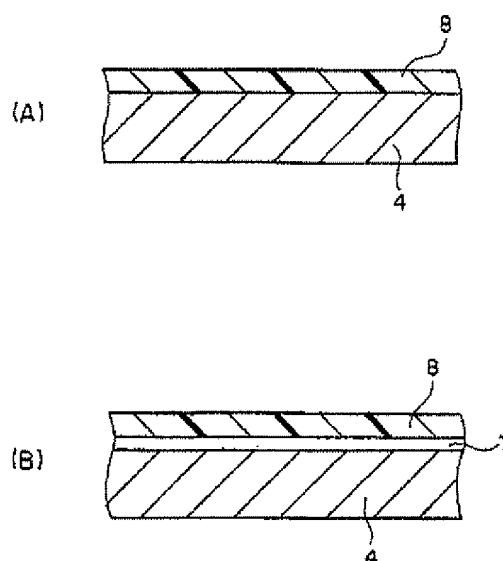
(54) 【発明の名称】 高誘電率絶縁膜、ゲート絶縁膜および半導体装置

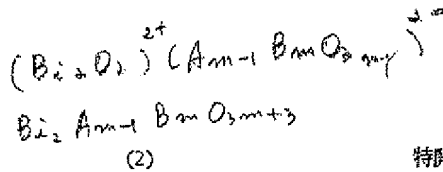
(57) 【要約】

【課題】 リーク特性、耐圧特性および表面平滑性に優れ、比較的に高誘電率で、微細化および小型化が可能なMOSFETのゲート絶縁膜として好ましく用いることができる高誘電率絶縁膜と、それを用いる半導体装置を提供すること。

【解決手段】 半導体基板4と、半導体基板4の表面に直接にまたは他の層を介して形成される高誘電率絶縁膜8とを有する半導体装置である。高誘電率絶縁膜8が、ビスマス層状化合物を主成分とし、当該ビスマス層状化合物のc軸が前記半導体基板の表面に対して垂直に配向しており、前記ビスマス層状化合物が、組成式： $(\text{Bi}_2\text{O}_3)_m(\text{A}_{m-1}\text{B}_{m+1}\text{O}_{3m+1})^2+$ 、または $\text{Bi}_2\text{A}_{m-1}\text{B}_{m+1}\text{O}_{3m+1}$ で表され、前記組成式中の記号mが正数、記号AがNa、K、Pb、Ba、Sr、CaおよびBiから選ばれる少なくとも1つの元素、記号BがFe、Co、Cr、Ga、Ti、Nb、Ta、Sb、V、MoおよびWから選ばれる少なくとも1つの元素である。

図 1





特開2003-151876

1

【特許請求の範囲】

【請求項1】 c軸が基板面に対して垂直に配向しているビスマス層状化合物を有する高誘電率絶縁膜であって、

該ビスマス層状化合物が、組成式： $(Bi_2O_3)^{2+} (A_{m-1}B_mO_{3m+3})^{2-}$ 、または $Bi_2A_{m-1}B_mO_{3m+3}$ で表され、前記組成式中の記号mが正数、記号AがNa、K、Pb、Ba、Sr、CaおよびBiから選ばれる少なくとも1つの元素、記号BがFe、Co、Cr、Ga、Ti、Nb、Ta、Sb、V、MoおよびWから選ばれる少なくとも1つの元素であることを特徴とする高誘電率絶縁膜。

【請求項2】 前記ビスマス層状化合物のc軸配向度が80%以上であることを特徴とする請求項1に記載の高誘電率絶縁膜。

【請求項3】 前記ビスマス層状化合物が、希土類元素(Sc、Y、La、Ce、Pr、Nd、Pm、Sm、Eu、Gd、Tb、Dy、Ho、Er、Tm、YbおよびLuから選ばれる少なくとも1つの元素)を含むことを特徴とする請求項1または2に記載の高誘電率絶縁膜。

【請求項4】 c軸が基板面に対して垂直に配向しているビスマス層状化合物を有するゲート絶縁膜であって、該ビスマス層状化合物が、組成式： $(Bi_2O_3)^{2+} (A_{m-1}B_mO_{3m+3})^{2-}$ 、または $Bi_2A_{m-1}B_mO_{3m+3}$ で表され、前記組成式中の記号mが正数、記号AがNa、K、Pb、Ba、Sr、CaおよびBiから選ばれる少なくとも1つの元素、記号BがFe、Co、Cr、Ga、Ti、Nb、Ta、Sb、V、MoおよびWから選ばれる少なくとも1つの元素であることを特徴とするゲート絶縁膜。

【請求項5】 前記ビスマス層状化合物のc軸配向度が80%以上であることを特徴とする請求項4に記載のゲート絶縁膜。

【請求項6】 前記ビスマス層状化合物が、希土類元素(Sc、Y、La、Ce、Pr、Nd、Pm、Sm、Eu、Gd、Tb、Dy、Ho、Er、Tm、YbおよびLuから選ばれる少なくとも1つの元素)を含むことを特徴とする請求項4または5に記載のゲート絶縁膜。

【請求項7】 半導体基板と、前記半導体基板の表面に直接にまたは他の層を介して形成される高誘電率絶縁膜とを有する半導体装置であって、

前記高誘電率絶縁膜が、ビスマス層状化合物を主成分とし、当該ビスマス層状化合物のc軸が前記半導体基板の表面に対して垂直に配向しており、

前記ビスマス層状化合物が、組成式： $(Bi_2O_3)^{2+} (A_{m-1}B_mO_{3m+3})^{2-}$ 、または $Bi_2A_{m-1}B_mO_{3m+3}$ で表され、前記組成式中の記号mが正数、記号AがNa、K、Pb、Ba、Sr、Caおよび

2

Biから選ばれる少なくとも1つの元素、記号BがFe、Co、Cr、Ga、Ti、Nb、Ta、Sb、V、MoおよびWから選ばれる少なくとも1つの元素であることを特徴とする半導体装置。

【請求項8】 前記ビスマス層状化合物のc軸配向度が80%以上であることを特徴とする請求項7に記載の半導体装置。

【請求項9】 前記ビスマス層状化合物が、希土類元素(Sc、Y、La、Ce、Pr、Nd、Pm、Sm、Eu、Gd、Tb、Dy、Ho、Er、Tm、YbおよびLuから選ばれる少なくとも1つの元素)を含むことを特徴とする請求項7または8に記載の半導体装置。

【請求項10】 前記半導体基板の表面に、前記高誘電率絶縁膜が形成され、前記高誘電率絶縁膜の表面に所定パターンのゲート電極が形成され、前記高誘電率絶縁膜がゲート絶縁膜として機能することを特徴とする請求項7～9のいずれかに記載のMOSFET型半導体装置。

【請求項11】 前記半導体基板の表面に、パッファ層が形成され、前記パッファ層の表面に前記高誘電率絶縁膜が形成され、前記高誘電率絶縁膜の表面に所定パターンのゲート電極が形成され、前記パッファ層および前記高誘電率絶縁膜がゲート絶縁膜として機能することを特徴とする請求項7～9のいずれかに記載のMOSFET型半導体装置。

【請求項12】 前記半導体基板の表面に、パッファ層が形成され、前記パッファ層の表面に所定パターンのフローティングゲートが形成され、前記フローティングゲートの表面に前記高誘電率絶縁膜が形成され、前記高誘電率絶縁膜の表面にゲート電極が形成され、前記パッファ層がゲート絶縁膜として機能し、前記高誘電率絶縁膜が中間絶縁膜として機能する請求項7～9に記載のフローティングゲートを有する半導体装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、高誘電率絶縁膜に係り、さらに詳しくは、リーク特性、耐圧特性および表面平滑性に優れ、比較的に高誘電率で、たとえば半導体装置や無機EL素子などの各種電子部品に使用可能であり、特に微細化および小型化が可能なMOSFETのゲート絶縁膜として好ましく用いることができる高誘電率絶縁膜と、それを用いる半導体装置とに関する。

【0002】

【従来の技術】LSIの小型化および高集積化に伴い、LSIに多数用いられているMOSFETなどの素子の小型化も求められ、それに伴い、ゲート長(ゲート電極の幅)の縮小化およびゲート絶縁膜の薄膜化が進んでいる。従来のゲート絶縁膜としては、その成膜の容易性などから酸化シリコン膜が用いられている。

【0003】ところが、酸化シリコン膜は、その比誘電率が約4程度に低いため、幅が狭いゲート電極に加わる

電界を、ゲート絶縁膜を介して半導体基板（一般にはシリコン基板）の表面のチャネル領域に印加するためには、酸化シリコン膜の膜厚を、さらに薄くしなければならない。その理由は、誘電率の低い酸化シリコン膜をゲート絶縁膜として用いることから、ゲート電極とチャネル領域との容量カップリングを上げるためには、膜厚を薄くせざるを得なかったためである。

【0004】ところが、薄い酸化シリコン膜をゲート絶縁膜として用いると、トンネル電流によるリーク電流が問題になり、酸化シリコン膜をゲート絶縁膜として用いることは、MOSFETなどの素子の小型化のネックになってきている。

【0005】そこで、最近では、高誘電率薄膜をゲート絶縁膜として用いることが提案されている。高誘電率薄膜は、酸化シリコン膜よりも比誘電率が大きく、容量カップリングが大きいことから、酸化シリコン膜ほどには、薄くする必要が無く、耐リーク電流特性に優れ、MOSFETなどの素子の小型化に寄与することが期待されている。

【0006】ゲート絶縁膜として提案されている従来の高誘電率薄膜としては、 ZrO_2 、 HfO_2 、 La_2O_3 などの希土類元素の酸化物などの高誘電率薄膜がある。これらの薄膜の比誘電率は、20～30程度である。

【0007】しかしながら、これらの薄膜をシリコン基板の表面に直接に形成すると、シリコン基板との界面に、誘電率の低い酸化シリコンが形成されてしまい、ゲート絶縁膜の実効的な誘電率を低下させてしまう。そのため、必要な容量カップリング特性を得るためには、ゲート絶縁膜の膜厚を薄くせざるを得ず、やはり、リーク特性および耐電圧特性に課題を有している。

【0008】

【発明が解決しようとする課題】本発明は、このような実状に鑑みてなされ、その目的は、リーク特性、耐圧特性および表面平滑性に優れ、比較的に高誘電率で、微細化および小型化が可能なMOSFETのゲート絶縁膜として好ましく用いることができる高誘電率絶縁膜と、それを用いる半導体装置を提供することである。

【0009】

【課題を解決するための手段および作用】本発明者等は、特にゲート絶縁膜の材質に関して鋭意検討した結果、特定組成のビスマス層状化合物を用い、しかも該ビスマス層状化合物のc軸（【001】方位）を基板面に対して垂直に配向させて高誘電率絶縁膜を構成することにより、すなわち基板面に対してビスマス層状化合物のc軸配向膜（薄膜法線がc軸に平行）を形成することにより、薄くしても、比較的高誘電率かつ低損失（tanδが低い）を与えることができ、リーク特性に優れ、耐圧が向上し、誘電率の温度特性に優れ、表面平滑性にも優れる高誘電率絶縁膜、およびこれを用いたゲート絶縁

膜を提供できることを見出した。また、このような高誘電率絶縁膜をゲート絶縁膜として用いることにより、ゲート絶縁膜のリーク特性および耐圧が向上し、MOSFETの小型化が図れることを見出し、本発明を完成させるに至った。

【0010】すなわち、本発明に係る高誘電率絶縁膜は、c軸が基板面に対して垂直に配向しているビスマス層状化合物を有する高誘電率絶縁膜であって、該ビスマス層状化合物が、組成式： $(Bi_2O_3)_m \cdot (A_{n-1}B_mO_{3n+1})^2$ 、または $Bi_2A_{n-1}B_mO_{3n+1}$ で表され、前記組成式中の記号mが正数、記号AがNa、K、Pb、Ba、Sr、CaおよびBiから選ばれる少なくとも1つの元素、記号BがFe、Co、Cr、Ga、Ti、Nb、Ta、Sb、V、MoおよびWから選ばれる少なくとも1つの元素であることを特徴とする。

【0011】本発明に係るゲート絶縁膜は、c軸が基板面に対して垂直に配向しているビスマス層状化合物を有するゲート絶縁膜であって、該ビスマス層状化合物が、組成式： $(Bi_2O_3)_m \cdot (A_{n-1}B_mO_{3n+1})^2$ 、または $Bi_2A_{n-1}B_mO_{3n+1}$ で表され、前記組成式中の記号mが正数、記号AがNa、K、Pb、Ba、Sr、CaおよびBiから選ばれる少なくとも1つの元素、記号BがFe、Co、Cr、Ga、Ti、Nb、Ta、Sb、V、MoおよびWから選ばれる少なくとも1つの元素であることを特徴とする。

【0012】本発明に係る半導体装置は、半導体基板と、前記半導体基板の表面に直接にまたは他の層を介して形成される高誘電率絶縁膜とを有する半導体装置であって、前記高誘電率絶縁膜が、ビスマス層状化合物を主成分とし、当該ビスマス層状化合物のc軸が前記半導体基板の表面に対して垂直に配向しており、前記ビスマス層状化合物が、組成式： $(Bi_2O_3)_m \cdot (A_{n-1}B_mO_{3n+1})^2$ 、または $Bi_2A_{n-1}B_mO_{3n+1}$ で表され、前記組成式中の記号mが正数、記号AがNa、K、Pb、Ba、Sr、CaおよびBiから選ばれる少なくとも1つの元素、記号BがFe、Co、Cr、Ga、Ti、Nb、Ta、Sb、V、MoおよびWから選ばれる少なくとも1つの元素であることを特徴とする。

【0013】本発明では、ビスマス層状化合物のc軸が基板面に対して垂直に100%配向していること、すなわちビスマス層状化合物のc軸配向度が100%であることが特に好ましいが、必ずしもc軸配向度が100%でなくてもよい。好ましくは、前記ビスマス層状化合物のc軸配向度が80%以上である。

【0014】好ましくは、前記ビスマス層状化合物が、希土類元素（Sc、Y、La、Ce、Pr、Nd、Pm、Sm、Eu、Gd、Tb、Dy、Ho、Er、T

m、YbおよびLuから選ばれる少なくとも1つの元素)を含む。

【0015】

【0016】好ましくは、前記半導体基板の表面に、前記高誘電率絶縁膜が形成され、前記高誘電率絶縁膜の表面に所定パターンのゲート電極が形成され、前記高誘電率絶縁膜がゲート絶縁膜として機能する。

【0017】または、前記半導体基板の表面に、バッファ層が形成され、前記バッファ層の表面に前記高誘電率絶縁膜が形成され、前記高誘電率絶縁膜の表面に所定パターンのゲート電極が形成され、前記バッファ層および前記高誘電率絶縁膜がゲート絶縁膜として機能してもよい。

【0018】あるいは、前記半導体基板の表面に、バッファ層が形成され、前記バッファ層の表面に所定パターンのフローティングゲートが形成され、前記フローティングゲートの表面に前記高誘電率絶縁膜が形成され、前記高誘電率絶縁膜の表面にゲート電極が形成され、前記バッファ層がゲート絶縁膜として機能し、前記高誘電率絶縁膜が中間絶縁膜として機能してもよい。

【0019】本発明に係る高誘電率絶縁膜の製造方法は、特に限定されないが、たとえば、立方晶、正方晶、斜方晶、単斜晶などの[100]方位などに配向している基板を用いて、組成式： $(\text{Bi}_{1-x}\text{O}_{2-x})^{2+}(\text{A}_{m-1-x}\text{B}_m\text{O}_{3+m-1})^{2-}$ 、または $\text{Bi}_{1-x}\text{A}_{m-1-x}\text{B}_m\text{O}_{3+m-1}$ で表され、前記組成式中の記号mが正数、記号AがNa、K、Pb、Ba、Sr、CaおよびBiから選ばれる少なくとも1つの元素、記号BがFe、Co、Cr、Ga、Ti、Nb、Ta、Sb、V、MoおよびWから選ばれる少なくとも1つの元素であるビスマス層状化合物を主成分として有する高誘電率絶縁膜を形成することにより、製造することができる。

【0020】上記組成のビスマス層状化合物がc軸配向して構成される高誘電率絶縁膜は、その膜厚を薄くしても、比較的に高誘電率（たとえば比誘電率が100超）かつ低損失（ $\tan \delta$ が0.02以下）であり、リーク特性に優れ（たとえば電界強度50kV/cmで測定したリーク電流が 1×10^{-7} A/cm²以下、ショート率が10%以下）、耐圧が向上し（たとえば1000kV/cm以上）、誘電率の温度特性に優れ（たとえば温度に対する誘電率の平均変化率が、基準温度25℃で、 ± 500 ppm/℃以内）、表面平滑性にも優れる（たとえば表面粗さRaが2nm以下）。

【0021】また、本発明に係る高誘電率絶縁膜は、薄くしても比較的高誘電率を保つことができ、しかも表面平滑性が良好なので、MOSFETのゲート絶縁膜、あるいはEPROMやEEPROMで用いられるフローティングゲートを有するMOSFETの中間絶縁膜として、好ましくは利用することができる。

【0022】さらに、本発明の高誘電率絶縁膜は、周波数特性に優れ（たとえば特定温度下における高周波領域1MHzでの誘電率の値と、それよりも低周波領域の1kHzでの誘電率の値との比が、絶対値で0.9~1.1）、電圧特性にも優れる（たとえば特定周波数下における測定電圧0.1Vでの誘電率の値と、測定電圧5Vでの誘電率の値との比が、絶対値で0.9~1.1）。

【0023】さらにまた、本発明の高誘電率絶縁膜は、静電容量の温度特性に優れる（温度に対する静電容量の平均変化率が、基準温度25℃で、 ± 500 ppm/℃以内）。

【0024】

【発明の実施の形態】以下、本発明を、図面に示す実施形態に基づき説明する。図1(A)および図1(B)は本発明に係る高誘電率絶縁膜を半導体基板の表面に形成した状態を示す要部断面図、図2(A)および図2(B)は本発明に係る高誘電率絶縁膜を有するMOSFETの要部断面図、図3は本発明の実施例で用いる高誘電率絶縁膜の試験用サンプルの要部断面図、図4は実施例8の高誘電率絶縁膜の試験用サンプルの周波数特性を表すグラフ、図5は実施例8の高誘電率絶縁膜の試験用サンプルの電圧特性を表すグラフである。

【0025】第1実施形態
図1(A)に示すように、本実施形態では、基板4の表面に、高誘電率絶縁膜8が成膜される。この高誘電率絶縁膜8は、たとえばMOSFETのゲート絶縁膜として利用される。

【0026】基板4としては、特に限定されず、格子整合性の良い単結晶（たとえば、SrTiO₃ 単結晶、MgO単結晶、LaAlO₃ 単結晶、シリコン単結晶など）、アモルファス材料（たとえば、ガラス、熔融石英、SiO₂/Siなど）、その他の材料（たとえば、ZrO₂/Si、CeO₂/Siなど）などで構成される。特に、立方晶、正方晶、斜方晶、単斜晶などの[100]方位などに配向している基板で構成していることが好ましい。

【0027】ただし、本実施形態では、基板4は、シリコン単結晶基板などの半導体基板で構成される。基板4の厚みは、特に限定されず、たとえば100~1000μm程度である。

【0028】高誘電率絶縁膜8は、組成式： $(\text{Bi}_{1-x}\text{O}_{2-x})^{2+}(\text{A}_{m-1-x}\text{B}_m\text{O}_{3+m-1})^{2-}$ 、または $\text{Bi}_{1-x}\text{A}_{m-1-x}\text{B}_m\text{O}_{3+m-1}$ で表されるビスマス層状化合物を含有する。一般に、ビスマス層状化合物は、(m-1)個のABO₃で構成されるペロブスカイト格子が連なった層状ペロブスカイト層の上下を、一対のBiおよびOの層でサンドイッチした層状構造を示す。本実施形態では、このようなビスマス層状化合物の[001]方位への配向性、すなわちc軸配向性が高められている。すなわち、ビスマス層状化合物のc

軸が、基板4に対して垂直に配向するように高誘電率絶縁膜8が形成されている。

【0029】本発明では、ビスマス層状化合物のc軸配向度が100%であることが特に好ましいが、必ずしもc軸配向度が100%でなくてもよく、ビスマス層状化合物の、好ましくは80%以上、より好ましくは90%以上、さらに好ましくは95%以上がc軸配向していればよい。たとえば、ガラスなどのアモルファス材料で構成される基板4を用いてビスマス層状化合物をc軸配向させる場合には、該ビスマス層状化合物のc軸配向度が、好ましくは80%以上であればよい。また、後述する各種薄膜形成法を用いてビスマス層状化合物をc軸配向させる場合には、該ビスマス層状化合物のc軸配向度が、好ましくは90%以上、より好ましくは95%以上であればよい。

【0030】ここでいうビスマス層状化合物のc軸配向度(F)とは、完全にランダムな配向をしている多結晶体のc軸のX線回折強度をP0とし、実際のc軸のX線回折強度をPとした場合、 $F(\%) = (P - P0) / (1 - P0) \times 100$ … (式1) により求められる。式1でいうPは、(001)面からの反射強度I(001)の合計 $\Sigma I(001)$ と、各結晶面(hkl)からの反射強度I(hkl)の合計 $\Sigma I(hkl)$ との比 $(\{\Sigma I(001) / \Sigma I(hkl)\})$ であり、P0についても同様である。但し、式1ではc軸方向に100%配向している場合のX線回折強度Pを1としている。また、式1より、完全にランダムな配向をしている場合(P=P0)には、F=0%であり、完全にc軸方向に配向をしている場合(P=1)には、F=100%である。

【0031】なお、ビスマス層状化合物のc軸とは、一対の(Bi₂O₂)²⁺層同士を結ぶ方向、すなわち【001】方位を意味する。このようにビスマス層状化合物をc軸配向させることで、高誘電率絶縁膜8の誘電特性が最大限に発揮される。すなわち、高誘電率絶縁膜8の膜厚をたとえば100nm以下と薄くしても、比較的高誘電率かつ低損失(tanδが低い)を与えることができ、リーク特性に優れ、耐圧が向上し、誘電率の温度特性に優れ、表面平滑性にも優れる。tanδが減少すれば、損失Q(1/tanδ)値は上昇する。

【0032】上記式中、記号mは正数であれば特に限定されない。

【0033】なお、記号mが偶数であると、c面と平行に鏡映面を持つため、該鏡映面を境として自発分極のc軸方向成分は互いに打ち消し合っており、c軸方向に分極軸を有さないこととなる。このため、常誘電性が保持されて、誘電率の温度特性が向上するとともに、低損失(tanδが低い)が実現される。

【0034】上記式中、記号Aは、Na、K、Pb、Ba、Sr、CaおよびBiから選ばれる少なくとも1つ

の元素で構成される。なお、記号Aを2つ以上の元素で構成する場合において、それらの比率は任意である。

【0035】上記式中、記号Bは、Fe、Co、Cr、Ga、Ti、Nb、Ta、Sb、V、MoおよびWから選ばれる少なくとも1つの元素で構成される。なお、記号Bを2つ以上の元素で構成する場合において、それらの比率は任意である。

【0036】高誘電率絶縁膜8を構成するビスマス層状化合物は、Sc、Y、La、Ce、Pr、Nd、Pm、Sm、Eu、Gd、Tb、Dy、Ho、Er、Tm、YbおよびLuから選ばれる少なくとも1つの元素(希土類元素Re)をさらに有していることが好ましい。希土類元素による置換量は、mの値により異なるが、たとえばmが奇数であるm=3の場合、組成式: Bi_{2-x}Re_xB₃O₁₂において、好ましくは0.4 ≤ x ≤ 1.8、より好ましくは1.0 ≤ x ≤ 1.4である。希土類元素をこの範囲で置換することで、高誘電率絶縁膜8のキュリー温度(強誘電体から常誘電体への相転移温度)を好ましくは-100℃以上100℃以下、より好ましくは-50℃以上50℃以下に収めることが可能となる。キュリー点が-100℃〜+100℃であると、高誘電率絶縁膜8の誘電率が上昇する。キュリー温度は、DSC(示差走査熱量測定)などによっても測定することができる。なお、キュリー点が室温(25℃)未満になると、tanδがさらに減少し、その結果、損失Q値がさらに上昇する。

【0037】また、たとえばmが偶数であるm=4の場合、組成式: Bi_{2-x}Re_xB₄O₁₆において、好ましくは0.01 ≤ x ≤ 2.0、より好ましくは0.1 ≤ x ≤ 1.0である。

【0038】なお、誘電体薄膜8は、希土類元素Reを有していなくとも、後述するようにリーク特性に優れるものではある。しかしながら、これを有している場合には、リーク特性を一層優れたものとすることができる。

【0039】たとえば、希土類元素Reを有していない高誘電率絶縁膜8では、電界強度50kV/cmで測定したときのリーク電流を、好ましくは1×10⁻⁷A/cm²以下、より好ましくは5×10⁻⁸A/cm²以下とすることができ、しかもショート率を、好ましくは10%以下、より好ましくは5%以下とすることができる。

【0040】これに対し、希土類元素Reを有している高誘電率絶縁膜8では、同条件で測定したときのリーク電流を、好ましくは5×10⁻⁸A/cm²以下、より好ましくは1×10⁻⁸A/cm²以下とすることができ、しかもショート率を、好ましくは5%以下、より好ましくは3%以下とすることができる。

【0041】高誘電率絶縁膜8は、ゲート絶縁膜として用いる場合には、膜厚が200nm以下であることが好ましく、高静電容量化の点からは、より好ましくは10

0nm以下、さらに好ましくは50nm以下である。なお、膜厚の下限は、ゲート絶縁膜としての絶縁性を考慮すると、好ましくは10nm程度である。

【0042】本実施形態の高誘電率絶縁膜8は、たとえばJIS-B0601に準拠した表面粗さ(Ra)が、好ましくは2nm以下、より好ましくは1nm以下である。

【0043】高誘電率絶縁膜8では、25℃(室温)および測定周波数100kHz(AC20mV)における誘電率が、200超であることが好ましく、より好ましくは250以上である。

【0044】高誘電率絶縁膜8では、25℃(室温)および測定周波数100kHz(AC20mV)におけるtanδが、0.02以下であることが好ましく、より好ましくは0.01以下である。また、損失Q値が、好ましくは50以上、より好ましくは100以上である。

【0045】高誘電率絶縁膜8では、特定温度(たとえば25℃)下での周波数を、たとえば1MHz程度の高周波領域まで変化させても、誘電率の変化(特に低下)が少ない。具体的には、たとえば、特定温度下における高周波領域1MHzでの誘電率の値と、それよりも低周波領域の1kHzでの誘電率の値との比を、絶対値で、0.9~1.1とすることができる。すなわち周波数特性が良好である。

【0046】高誘電率絶縁膜8では、特定周波数(たとえば10kHz、100kHz、1MHzなど)下での測定電圧(印加電圧)を、たとえば5V程度まで変化させても、誘電率の変化が少ない。具体的には、たとえば特定周波数下における測定電圧0.1Vでの誘電率の値と、測定電圧5Vでの誘電率の値との比を、絶対値で、0.9~1.1とすることができる。すなわち電圧特性が良好である。

【0047】このような高誘電率絶縁膜8は、真空蒸着法、高周波スパッタリング法、パルスレーザー蒸着法(PLD)、MOCVD(Metal Organic Chemical Vapor Deposition)法、ゾルゲル法などの各種薄膜形成法を用いて形成することができる。

【0048】本実施形態では、特定方位([100]方位等)に配向している基板等を用いて高誘電率絶縁膜8を形成する。

【0049】本実施形態の高誘電率絶縁膜8は、膜厚をたとえば100nm以下と薄くしても、比較的高誘電率で、低損失であり、しかもリーク特性に優れ、耐圧が向上し、誘電率の温度特性に優れ、表面平滑性にも優れる。また、高誘電率絶縁膜8は、周波数特性や電圧特性にも優れる。したがって、この高誘電率絶縁膜8は、ゲート絶縁膜として好ましく用いることができる。

【0050】第2実施形態

図1(B)に示すように、本実施形態では、半導体基板4の表面に、バッファ層7を形成した後、そのバッ

ファ層7の表面に、前記第1実施形態と同様にして、高誘電率絶縁膜8を成膜する。本実施形態では、バッファ層7および高誘電率絶縁膜8の積層膜が、ゲート絶縁膜として機能する。

【0051】バッファ層7は、たとえば酸化シリコン(SiO₂)膜、窒素を含むシリコン酸化物(SiON)膜、ジルコニウム酸化物(ZrO₂)膜、イットリウム安定化ジルコニア(YSZ)膜、セリウム酸化物(CeO₂)膜、HfO₂、La₂O₃などの希土類酸化物などで構成され、その厚みは、好ましくは1~10nm、さらに好ましくは、1~5nm程度である。バッファ層7の形成方法は、特に限定されず、熱酸化膜形成法、あるいは、真空蒸着法、スパッタリング法、CVD法などが例示される。

【0052】バッファ層7を成膜した後、高誘電率絶縁膜8を成膜することで、高誘電率絶縁膜の成膜が容易になる。また、バッファ層7の存在により、ゲート絶縁膜の実効的な誘電率が低下するが、高誘電率絶縁膜8の誘電率が極めて高いために問題はない。

【0053】第3実施形態

図2(A)に示すように、本実施形態では、高誘電率絶縁膜8をゲート絶縁膜として用い、MOSFET20を構成している。シリコン単結晶基板などで構成される半導体基板4の表面に、前記第1実施形態で示す高誘電率絶縁膜8を成膜した後、ゲート電極15となる導電層を成膜し、その導電層をエッチング加工して、ゲート電極15とする。ゲート電極15を構成する導電層としては、特に限定されず、ポリシリコン膜などが例示される。なお、ゲート電極15は、多層膜であっても良い。

【0054】ゲート電極15を半導体基板4の表面に所定パターンで多数形成した後、P型またはN型の不純物をイオン注入し、その後熱処理することによりソース・ドレイン領域17が、ゲート電極15に対して自己整合的に形成される。ゲート電極15の下方に位置する半導体基板4の表面(高誘電率絶縁膜8の直下)が、ソース・ドレイン領域17を結ぶチャネルとなる。

【0055】半導体基板4の表面にN型ウェル(導電型がN型の領域)が形成してあり、その上にMOSFETを形成する場合には、ソース・ドレイン領域17を形成するためのイオン注入に際しては、P型の不純物が用いられ、Pチャネル型のMOSFETが形成される。また、半導体基板4の表面にP型ウェル(導電型がP型の領域)が形成してあり、その上にMOSFETを形成する場合には、ソース・ドレイン領域17を形成するためのイオン注入に際しては、N型の不純物が用いられ、Nチャネル型のMOSFETが形成される。

【0056】本実施形態のMOSFET20は、高誘電率絶縁膜8をゲート絶縁膜として用いていることから、ゲート絶縁膜のリーク特性および耐圧特性に優れ、MOSFET20の微細化および小型化に寄与する。

【0057】第4実施形態

図2(B)に示す実施形態では、高誘電率絶縁膜8aを中間絶縁膜として用い、フローティングゲート19を有する半導体装置20aを構成している。本実施形態では、まず、シリコン単結晶基板などで構成される半導体基板4の表面に、パッファ層7aを成膜する。パッファ層7aは、ゲート絶縁膜として機能する部分であり、たとえば図1(B)に示すパッファ層7と同様な材質で構成される。

【0058】次に、このパッファ層7aの表面に、フローティングゲート19となる第1導電層を成膜する。第1導電層は、たとえばポリシリコン膜などで構成される。この第1導電層を所定パターンでエッチング加工し、その後、第1導電層の表面に、高誘電率絶縁膜8aを成膜する。高誘電率絶縁膜8aは、前記第1実施形態における高誘電率絶縁膜8と同じものである。

【0059】その後、高誘電率絶縁膜8aの表面に、ゲート電極15aとなる第2導電層を成膜し、その第2導電層をエッチング加工して、ゲート電極15aとする。ゲート電極15aのエッチング加工に引き続き、同時に、余分な高誘電率絶縁膜8aおよびフローティングゲート19もエッチング加工される。その結果、フローティングゲート19は、ゲート電極15aの下で、その長手方向に沿って孤立したパターンとなる。

【0060】この半導体装置20aは、たとえばEPROMやEEPROMなどの不揮発性メモリとして用いられることができる。ゲート電極15aに所定の書き込み電圧を印加することで、ゲート絶縁膜であるパッファ層7aを介してソース・ドレイン17からトンネル電流によりフローティングゲート19に電荷を蓄積し、データを記憶することができる。

【0061】ゲート電極15aとフローティングゲート19とは、高誘電率絶縁膜8aを介して良好に容量カップリングするので、データの書き込みおよび読み出しの信頼性が向上する。すなわち、本発明の高誘電率絶縁膜は、フローティングゲート19を有する半導体装置20aの中間絶縁膜としても好適に用いることができる。

【0062】なお、本発明は、上述した実施形態に限定されるものではなく、本発明の範囲内で種々に改変することができる。たとえば、本発明に係る高誘電率絶縁膜は、MOSFETのゲート絶縁膜としてのみならず、その他の半導体装置の絶縁膜として好ましく用いることができる。さらに、本発明に係る高誘電率絶縁膜は、たとえば無機E1素子の絶縁膜としても良好である。

【0063】

【実施例】以下、本発明を、さらに詳細な実施例に基づき説明するが、本発明は、これら実施例に限定されない。

【0064】実施例1

図3に示す下部電極薄膜6となるCaRuO₃を[1

00]方位にエピタキシャル成長させたSrTiO₃単結晶基板4((100)CaRuO₃//(100)SrTiO₃)を850℃に加熱した。次に、CaRuO₃下部電極薄膜6の表面に、パルスレーザ蒸着法にて、SrBi₂Ti₂TaO₁₂(以下、SBTTとも言う)焼結体(この焼結体は、組成式:Bi₂A_{m-1}B_mO_{3m+3}において、記号m=3、記号A₂=Sr₁,Bi₁および記号B₃=Ti₂,Ta₁として表される)を原料に用いて、膜厚約200nmのSBTT薄膜(高誘電率絶縁膜8)を形成した。

【0065】このSBTT薄膜の結晶構造をX線回折(XRD)測定したところ、[001]方位に配向していること、すなわちSrTiO₃単結晶基板表面に対して垂直にc軸配向していることが確認できた。また、このSBTT薄膜の表面粗さ(Ra)を、JIS-B0601に準じて、AFM(原子間力顕微鏡、セイコーインスツルメンツ社製、SPI3800)で測定した。

【0066】次に、SBTT薄膜の表面に、0.1mmφのPt上部電極薄膜10をスパッタリング法により形成し、高誘電率絶縁膜の試験用サンプル2を作製した。

【0067】得られた高誘電率絶縁膜の試験用サンプルの電気特性(誘電率、tanδ、損失Q値、リーク電流、ショート率)および誘電率の温度特性を評価した。誘電率(単位なし)は、試験用サンプルに対し、デジタルLCRメータ(YHP社製4274A)を用いて、室温(25℃)、測定周波数100kHz(AC20mV)の条件で測定された静電容量と、試験用サンプルの電極寸法および電極間距離とから算出した。tanδは、上記静電容量を測定した条件と同一条件で測定し、これに伴って損失Q値を算出した。

【0068】リーク電流特性(単位はA/cm²)は、電界強度50kV/cmで測定した。ショート率(単位は%)は、20個の上部電極について測定を行い、そのうちショートしたもの割合を算出した。誘電率の温度特性は、試験用サンプルに対し、上記条件で誘電率を測定し、基準温度を25℃としたとき、-55~+150℃の温度範囲内での温度に対する誘電率の平均変化率(Δε)を測定し、温度係数(ppm/℃)を算出した。これらの結果を表1に示す。

【0069】比較例1

下部電極薄膜となるCaRuO₃を[110]方位にエピタキシャル成長させたSrTiO₃単結晶基板((110)CaRuO₃//(110)SrTiO₃)を用いた以外は、実施例1と同様にして、CaRuO₃下部電極薄膜の表面に膜厚約200nmのSBTT薄膜(高誘電率絶縁膜)を形成した。このSBTT薄膜の結晶構造をX線回折(XRD)測定したところ、

[118]方位に配向しており、SrTiO₃単結晶基板表面に対して垂直にc軸配向していないことを確認

した。そして、実施例1と同様に、SBTT薄膜の表面粗さ(Ra)と、高誘電率絶縁膜の試験用サンプルの電気特性および誘電率の温度特性とを評価した。結果を表1に示す。

【0070】比較例2

下部電極薄膜となるCaRuO₃を〔111〕方位にエピタキシャル成長させたSrTiO₃単結晶基板(〔111〕CaRuO₃//〔111〕SrTiO₃)を用いた以外は、実施例1と同様にして、CaRuO₃下部電極薄膜の表面に膜厚約200nmのSB*10

*TT薄膜(高誘電率絶縁膜)を形成した。このSBTT薄膜の結晶構造をX線回折(XRD)測定したところ、〔104〕方位に配向しており、SrTiO₃単結晶基板表面に対して垂直にc軸配向していないことを確認した。そして、実施例1と同様に、SBTT薄膜の表面粗さ(Ra)と、薄膜高誘電率絶縁膜の試験用サンプルの電気特性および誘電率の温度特性とを評価した。結果を表1に示す。

【0071】

【表1】

	基板の 面方位	膜の配向 方向	表面粗さ Ra (nm)	リーク電流 (A/cm ²)	ショット率 (%)	誘電率	温度係数 (ppm/°C)	tan δ	損失Q値
実施例1	[100]	[001]	0.5	1×10^{-9}	5	250	$< \pm 200$	< 0.01	> 100
比較例1	[110]	[118]	3	5×10^{-7}	40	350	± 1000	> 0.01	< 100
比較例2	[111]	[104]	15	5×10^{-6}	80	350	± 1000	> 0.01	< 100

【0072】表1に示すように、実施例1で得られたピスマス層状化合物のc軸配向膜は、誘電率は劣るものの、リーク特性に優れていることが確認できた。これにより、より一層の薄膜化が期待でき、高誘電率のゲート絶縁膜として好ましいことが確認できた。

【0073】また、実施例1では、比較例1~2で得られた他の配向方向よりも温度特性に優れることも確認できた。さらに、実施例1では、比較例1~2と比較して表面平滑性に優れることから、ゲート絶縁膜の膜厚均一性にも寄与することが確認できた。すなわち、実施例1により、ピスマス層状化合物のc軸配向膜の有効性が確認できた。

【0074】実施例2

CaRuO₃下部電極薄膜の表面に膜厚約35nmのSBTT薄膜(高誘電率絶縁膜)を形成した以外は、実施例1と同様にして、SBTT薄膜の表面粗さ(Ra)と、高誘電率絶縁膜の電気特性(誘電率、tan δ、損失Q値、リーク電流、耐圧)および誘電率の温度特性と※

※を評価した。結果を表2に示す。なお、耐圧(単位はkV/cm)は、リーク特性測定において、電圧を上昇させることにより測定した。

【0075】実施例3

CaRuO₃下部電極薄膜の表面に膜厚約50nmのSBTT薄膜(高誘電率絶縁膜)を形成した以外は、実施例1と同様にして、SBTT薄膜の表面粗さ(Ra)と、高誘電率絶縁膜の電気特性および誘電率の温度特性とを評価した。結果を表2に示す。

【0076】実施例4

CaRuO₃下部電極薄膜の表面に膜厚約100nmのSBTT薄膜(高誘電率絶縁膜)を形成した以外は、実施例1と同様にして、SBTT薄膜の表面粗さ(Ra)と、高誘電率絶縁膜の電気特性および誘電率の温度特性とを評価した。結果を表2に示す。

【0077】

【表2】

	膜厚 (nm)	表面粗さ Ra (nm)	リーク電流 (A/cm ²)	耐圧 (kV/cm)	誘電率	温度係数 (ppm/°C)	tan δ	損失Q値
実施例2	35	0.5	4×10^{-7}	> 1000	250	$< \pm 200$	< 0.04	> 25
実施例3	50	0.5	1×10^{-7}	> 1000	250	$< \pm 200$	< 0.02	> 50
実施例4	100	0.5	3×10^{-8}	> 1000	250	$< \pm 200$	< 0.01	> 100

【0078】表2に示すように、c軸配向膜にて膜厚を小さくした場合、リーク特性は若干悪くなるものの、表面粗さや誘電率は変化しないことが確認できた。

【0079】なお、文献1(Y. Sakashita, H. Segawa, K. Tominaga and M. Okada, J. Appl. Phys. 73, 7857 (1993))では、c軸配向したPZT(Zr/Ti=1)薄膜の膜厚と、誘電率との関係が示されている。ここでは、PZT薄膜の膜厚が500nm、200nm、80nmと薄層化されるに従って、誘電率(@1

kHz)が300、250、100と減少する結果が示されている。文献2(Y. Takeshima, K. Tanaka and Y. Sakabe, Jpn. J. Appl. Phys. 39, 5389 (2000))では、a軸配向したBST(Ba:Sr=0.6:0.4)薄膜の膜厚と、誘電率との関係が示されている。ここでは、BST薄膜の膜厚が150nm、100nm、50nmと薄層化されるに従って、誘電率が1200、850、600と減少する結果が示されている。文献3(H. J. Cho and H. J. Kim, App

1. Phys. Lett. 72, 786 (1998))
では、a軸配向したBST ($\text{Ba}:\text{Sr}=0.35:$
0.65) 薄膜の膜厚と、誘電率との関係が示されてい
る。ここでは、BST薄膜の膜厚が80nm、55nm、
35nmと薄層化されるに従って、誘電率 (@10
kHz) が330、220、180と減少する結果が示
されている。

【0080】また、実施例2における膜厚35nmにお
いても、耐圧は1000kV/cm以上得られることも
確認できた。したがって、本発明の高誘電率絶縁膜は、
ゲート絶縁膜として好適であるといえる。さらに、本発
明の高誘電率絶縁膜は、表面平滑性に優れることから、
この点からも、ゲート絶縁膜として好適な薄膜材料であ
るといえる。

【0081】実施例5

*

	組成 (x=)	キュリー点 (°C)	誘電率	$\tan \delta$	損失Q値
実施例5	0.4	500	150	<0.02	>50
実施例5	0.6	350	170	<0.025	>40
実施例5	0.8	200	200	<0.05	>20
実施例5	1.0	50	250	<0.02	>50
実施例5	1.2	<-55	220	<0.01	>100

【0083】表3に示すように、SBTTのc軸配向膜
にて組成xを大きくした場合、キュリー点が低下すると
ともに、室温 (25°C) での誘電率が上昇する。組成x
が約1でキュリー点が室温付近となり、室温での誘電率
は最大となる。したがって、組成xが約1以上では、室
温で常誘電相となるので、損失Q値は向上する。すなわ
ち、高容量が必要なニーズには組成範囲1.0 < x < 30
1.2が適していることが確認できた。

【0084】実施例6

パルスレーザ蒸着法による原料として、希土類元素とし
てのLaが添加された $\text{La}_x\text{Bi}_{4-x}\text{Ti}_3\text{O}_{12}$ (LBT) 焼結体 (この焼結体は、組成式: Bi ※

*パルスレーザ蒸着法による原料として、 $\text{Sr}_x\text{Bi}_{4-x}\text{Ti}_{3-x}\text{Ta}_x\text{O}_{12}$ (SBTT) 焼結
体 (この焼結体は、組成式: $\text{Bi}_2\text{A}_m\text{B}_m\text{O}_{3m+3}$ において、記号m=3、記号 $\text{A}_2=\text{Sr}_x$ 、 Bi_{2-x} および記号 $\text{B}_2=\text{Ti}_{3-x}$ 、 Ta_x として表される。ここで、x=0.4、0.6、0.8、1.0、1.2と変化させた) を用い、膜
厚約50nmのSBTT薄膜 (高誘電率絶縁膜) を形成
した以外は、実施例1と同様にして、SBTT薄膜のキュ
リー点と、高誘電率絶縁膜の試験用サンプルの電気特
性 (誘電率、 $\tan \delta$ 、損失Q値) とを評価した。結果
を表3に示す。なお、高誘電率絶縁膜のキュリー点 (単
位は°C) は、誘電率の温度変化により求めた。

【0082】

【表3】

※ $\text{A}_m=\text{Bi}_2-x$ 、 $\text{B}_m=\text{O}_{3m+3}$ において、記号m=3、記号 $\text{A}_2=\text{Bi}_{2-x}$ 、 La_x および記号 $\text{B}_2=\text{Ti}_3$ として表される。ここで、x=0、0.4、0.6、0.8、1.0、1.2、1.4と変化させた) を用い、膜厚約50nmのLBT薄膜 (高誘電率
絶縁膜) を形成した以外は、実施例1と同様にして、L
BT薄膜のキュリー点と、高誘電率絶縁膜の電気特性
(誘電率、 $\tan \delta$ 、損失Q値) とを評価した。結果を
表4に示す。

【0085】

【表4】

	組成 (x=)	キュリー点 (°C)	誘電率	$\tan \delta$	損失Q値
実施例6	0	700	140	<0.02	>50
実施例6	0.4	500	150	<0.02	>50
実施例6	0.6	400	160	<0.02	>50
実施例6	0.8	300	180	<0.025	>40
実施例6	1.0	150	200	<0.05	>20
実施例6	1.2	0	240	<0.01	>100
実施例6	1.4	<-55	210	<0.005	>200

【0086】表4に示すように、LBTのc軸配向膜に
て組成xを大きくした場合、キュリー点が低下すると
ともに、室温 (25°C) での誘電率が上昇する。組成xが
約1.2でキュリー点が室温付近となり、室温での誘電
率は最大となる。したがって、組成xが約1.2以上で 50

は、室温で常誘電相となるので、損失Q値は向上する。
すなわち、高容量が必要なニーズには組成範囲1.0 <
x < 1.4が適していることが確認できた。

【0087】実施例7

実施例6と同様にして高誘電率絶縁膜の試験用サンプル

を作製し、該高誘電率絶縁膜の電気特性（リーク電流、ショート率）を評価した。結果を表5に示す。

【0088】

【表5】

	組成 (x=)	リーク電流 (A/cm ²)	ショート率 (%)
実施例7	0	1×10^{-7}	10
実施例7	0.4	5×10^{-8}	5
実施例7	0.6	4×10^{-8}	5
実施例7	0.8	4×10^{-8}	5
実施例7	1.0	5×10^{-8}	5
実施例7	1.2	5×10^{-8}	5
実施例7	1.4	5×10^{-8}	5

【0089】表5に示すように、LBTのc軸配向膜にて組成xを大きくすると、リーク電流が小さくなり、ショート率が低下する。すなわちリーク特性を向上させるためには組成範囲0.4 < x < 1.4が適していることが確認できた。

【0090】実施例8

本実施例では、実施例1で作製された高誘電率絶縁膜の試験用サンプルを用いて、周波数特性および電圧特性を評価した。

【0091】周波数特性は、以下のようして評価した。高誘電率絶縁膜の試験用サンプルについて、室温（25℃）にて周波数を1kHzから1MHzまで変化させ、静電容量を測定し、誘電率を計算した結果を図4に示した。静電容量の測定にはLCRメータを用いた。図4に示すように、特定温度下での周波数を1MHzまで変化させても、誘電率の値が変化しないことが確認できた。すなわち周波数特性に優れていることが確認された。

【0092】電圧特性は、以下のようして評価した。高誘電率絶縁膜の試験用サンプルについて、特定の周波数（100kHz）下での測定電圧（印加電圧）を0.1V（電界強度5kV/cm）から5V（電界強度250kV/cm）まで変化させ、特定電圧下での静電容量を測定（測定温度は25℃）し、誘電率を計算した結果を図5に示した。静電容量の測定にはLCRメータを用いた。図5に示すように、特定周波数下での測定電圧を5Vまで変化させても、誘電率の値が変化しないことが確認できた。すなわち電圧特性に優れていることが確認された。

【0093】実施例11

下部電極薄膜となるCaRuO₃を[100]方位にエピタキシャル成長させたSrTiO₃単結晶基板（(100)CaRuO₃//(100)SrTiO₃）を800℃に加熱した。次に、CaRuO₃下

部電極薄膜の表面に、パルスレーザー蒸着法にて、Na_{0.5}Bi_{4.5}Ti₄O₁₅（以下、NBTとも言う）焼結体（この焼結体は、組成式：Bi₂A_{m-1}B_mO_{3m+3}において、記号m=4、記号A_{0.5}=Na_{0.5}、Bi_{2.5}および記号B₄=Ti₄として表される）を原料に用いて、膜厚約200nmのNBT薄膜（高誘電率絶縁膜）を形成した。【0094】このNBT薄膜の結晶構造をX線回折（XRD）測定したところ、[001]方位に配向していること、すなわちSrTiO₃単結晶基板表面に対して垂直にc軸配向していることが確認できた。また、このNBT薄膜の表面粗さ（Ra）を、実施例1と同様にし

10

て測定した。【0095】また、このNBT薄膜から成る高誘電率絶縁膜について、実施例1と同様に、電気特性（誘電率、tanδ、損失Q値、リーク電流、ショート率）および誘電率の温度特性を評価した。これらの結果を表6に示す。

【0096】比較例11

20 下部電極薄膜となるCaRuO₃を[110]方位にエピタキシャル成長させたSrTiO₃単結晶基板（(110)CaRuO₃//(110)SrTiO₃）を用いた以外は、実施例11と同様に、CaRuO₃下部電極薄膜の表面に膜厚約200nmのNBT薄膜（高誘電率絶縁膜）を形成した。このNBT薄膜の結晶構造をX線回折（XRD）測定したところ、[118]方位に配向しており、SrTiO₃単結晶基板表面に対して垂直にc軸配向していないことを確認した。そして、実施例11と同様に、NBT薄膜の表面粗さ（Ra）と、高誘電率絶縁膜の試験用サンプルの電気特性および誘電率の温度特性とを評価した。結果を表6に示す。

30

【0097】比較例12

40 下部電極薄膜となるCaRuO₃を[111]方位にエピタキシャル成長させたSrTiO₃単結晶基板（(111)CaRuO₃//(111)SrTiO₃）を用いた以外は、実施例1と同様に、CaRuO₃下部電極薄膜の表面に膜厚約200nmのNBT薄膜（高誘電率絶縁膜）を形成した。このNBT薄膜の結晶構造をX線回折（XRD）測定したところ、[104]方位に配向しており、SrTiO₃単結晶基板表面に対して垂直にc軸配向していないことを確認した。そして、実施例11と同様に、NBT薄膜の表面粗さ（Ra）と、高誘電率絶縁膜の試験用サンプルの電気特性および誘電率の温度特性とを評価した。結果を表6に示す。

【0098】

【表6】

	基板の 面方位	膜の配向 方向	表面粗さ Ra(nm)	リーク電流 (A/cm ²)	ショット率 (%)	誘電率	温度係数 (ppm/°C)	tan δ	損失Q値
実施例11	[100]	[001]	0.6	1×10^{-8}	5	160	+30	<0.01	>100
比較例11	[110]	[118]	4	1×10^{-6}	50	170	+150	>0.01	<100
比較例12	[111]	[104]	20	1×10^{-4}	90	200	+200	>0.01	<100

【0099】表6に示すように、実施例11で得られたビスマス層状化合物のc軸配向膜は、誘電率は劣るものの、リーク特性に優れていることが確認できた。これにより、より一層の薄膜化が期待でき、ひいてはゲート絶縁膜として好適に用いることができることが確認された。

【0100】また、実施例11では、温度係数が+30 ppm/°Cと非常に小さいのに、誘電率が150と比較的大きく、比較例11~12で得られた他の配向方向の膜よりも、温度特性に優れていることも確認できた。さらに、実施例11では、比較例11~12と比較して表面平滑性に優れることから、ゲート絶縁膜として好適な薄膜であることも確認できた。すなわち、実施例11により、ビスマス層状化合物のc軸配向膜の有効性が確認

【0101】実施例12

CaRuO₃。下部電極薄膜の表面に膜厚約35nmのNBT薄膜（高誘電率絶縁膜）を形成した以外は、実施例11と同様にして、NBT薄膜の表面粗さ（Ra）

*と、高誘電率絶縁膜の電気特性（誘電率、tan δ、損失Q値、リーク電流、耐圧）および誘電率の温度特性とを評価した。結果を表7に示す。なお、耐圧（単位はkV/cm）は、リーク特性測定において、電圧を上昇させることにより測定した。

【0102】実施例13

CaRuO₃。下部電極薄膜の表面に膜厚約50nmのNBT薄膜（高誘電率絶縁膜）を形成した以外は、実施例11と同様にして、NBT薄膜の表面粗さ（Ra）と、高誘電率絶縁膜の試験用サンプルの電気特性および誘電率の温度特性とを評価した。結果を表7に示す。

【0103】実施例14

CaRuO₃。下部電極薄膜の表面に膜厚約100nmのNBT薄膜（高誘電率絶縁膜）を形成した以外は、実施例11と同様にして、NBT薄膜の表面粗さ（Ra）と、高誘電率絶縁膜の試験用サンプルの電気特性および誘電率の温度特性とを評価した。結果を表7に示す。

【0104】

【表7】

	膜厚 (nm)	表面粗さ Ra(nm)	リーク電流 (A/cm ²)	耐圧 (kV/cm)	誘電率	温度係数 (ppm/°C)	tan δ	損失Q値
実施例12	35	0.6	6×10^{-7}	>1000	150	+30	<0.04	>25
実施例13	50	0.6	1×10^{-7}	>1000	150	+30	<0.02	>50
実施例14	100	0.6	4×10^{-8}	>1000	150	+30	<0.01	>100

【0105】表7に示すように、c軸配向膜にて膜厚を小さくした場合、リーク特性は若干悪くなるものの、表面粗さや誘電率は変化しないことが確認できた。

【0106】また、実施例12における膜厚35nmにおいても、耐圧は1000kV/cm以上得られることも確認できた。したがって、本発明の高誘電率絶縁膜は、ゲート絶縁膜として好適であるといえる。さらに、実施例12~14では、温度係数が+30 ppm/°Cと非常に小さいのに、誘電率が150と比較的大きく、温度特性にも優れた基本特性を有していることも確認できた。さらにまた、表面平滑性に優れることから、ゲート絶縁膜として好適な薄膜であるといえる。

【0107】実施例15

パルスレーザ蒸着法による原料として、希土類元素としてのLaが添加されたNa_{1-x}La_xBi_{2-x}ss-xTi₄O₁₃（NLBT）焼結体（この焼結体は、組成式：Bi_{2-x}A_{m-1}B_mO_{x+m+3}において、記号m=4、記号A₃=Na_{0.5}Bi_{1.5-x}ss-x、La_xおよび記号B₄

=Ti₄として表される。ここで、x=0、0.2、0.4と変化させた）を用い、膜厚約50nmのNLBT薄膜（高誘電率絶縁膜）を形成した以外は、実施例11と同様にして、高誘電率絶縁膜の試験用サンプルの電気特性（リーク電流、ショット率）を評価した。結果を表8に示す。

【0108】

【表8】

	組成 (x=)	リーク電流 (A/cm ²)	ショット率 (%)
実施例15	0	1×10^{-7}	10
実施例15	0.2	5×10^{-8}	5
実施例15	0.4	5×10^{-8}	5

【0109】表8に示すように、NLBTのc軸配向膜にて組成xを大きくすると、リーク電流が小さくなり、ショット率が低下することが分かった。

【0110】実施例21

単結晶シリコン（100）基板を、600°Cに加熱し

ながら、基板の表面に、パルスレーザ蒸着法にて、 Bi 、 Ti 、 $\text{O}_{1/2}$ （以下、 BiT とも言う）焼結体（この焼結体は、組成式： $\text{Bi}_2\text{A}_{m-1}\text{B}_m\text{O}_{3m+3}$ において、記号 $m=3$ 、記号 $\text{A}_2=\text{Bi}$ 、および記号 $\text{B}_3=\text{Ti}$ として表される）を原料に用いて、膜厚約50nmの BiT 薄膜（高誘電率絶縁膜）を形成した。

【0111】この BiT 薄膜の結晶構造を、実施例1と同様にしてX線回折（XRD）測定したところ、【001】方位に配向していること、すなわち単結晶シリコン基板表面に対して垂直に c 軸配向していることが確認できた。

【0112】次に、この BiT 薄膜の表面に、0.1mmφのPt上部電極薄膜をスパッタリング法により形成し、高誘電率絶縁膜の試験用サンプルを作製した。

【0113】得られた高誘電率絶縁膜の電気特性（誘電率、リーク電流）を、実施例1と同様にして評価した。得られた高誘電率絶縁膜の誘電率は、室温および測定周波数100kHz（AC20mV）の条件で、100であり、リーク電流は、電界強度1V/cmの条件で、 $1 \times 10^{-7} \text{ A/cm}^2$ であった。

【0114】実施例22

パルスレーザ蒸着法による原料として、希土類元素としてのLaが添加された $\text{La}_x\text{Bi}_{4-x}\text{Ti}_3\text{O}_{12}$ （ LaBT ）焼結体（この焼結体は、組成式： $\text{Bi}_2\text{A}_{m-1}\text{B}_m\text{O}_{3m+3}$ において、記号 $m=3$ 、記号 $\text{A}_2=\text{Bi}_{2-x}$ 、 La_x 、および記号 $\text{B}_3=\text{Ti}$ として表される。ここで、 $x=0, 0.2, 0.4, 0.6$ と変化させた）を用い、膜厚約50nmの LaBT 薄膜（高誘電率絶縁膜）を形成した以外は、実施例22と同様にして、高誘電率絶縁膜の誘電率およびリーク電流を求めた。結果を表9に示す。

【0115】

【表9】

	組成 ($x=$)	誘電率(RT) @100kHz	リーク電流 (A/cm^2)@1V
実施例22	0	100	1×10^{-7}
実施例22	0.2	105	5×10^{-8}
実施例22	0.4	110	3×10^{-8}
実施例22	0.6	120	3×10^{-8}

【0116】表9に示すように、 LaBT 薄膜（高誘電率絶縁膜）に対して、希土類の含有割合が増大するほど、誘電率が増大し、リーク電流が減少することが確認できた。すなわち、本発明の高誘電率絶縁膜は、ゲート絶縁膜として適していることが確認できた。

【0117】

【発明の効果】以上説明してきたように、本発明によれば、リーク特性、耐圧特性および表面平滑性に優れ、比較的に高誘電率で、微細化および小型化が可能なMOSFETのゲート絶縁膜として好ましく用いることができる高誘電率絶縁膜と、それを用いる半導体装置を提供することができる。

【図面の簡単な説明】

【図1】 図1（A）および図1（B）は本発明に係る高誘電率絶縁膜を半導体基板の表面に形成した状態を示す要部断面図である。

【図2】 図2（A）および図2（B）は本発明に係る高誘電率絶縁膜を有するMOSFETの要部断面図である。

【図3】 図3は本発明の実施例で用いる高誘電率絶縁膜の試験用サンプルの要部断面図である。

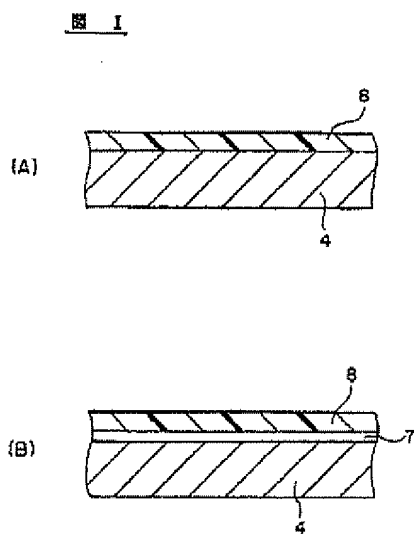
【図4】 図4は実施例8の高誘電率絶縁膜の試験用サンプルの周波数特性を表すグラフである。

【図5】 図5は実施例8の高誘電率絶縁膜の試験用サンプルの電圧特性を表すグラフである。

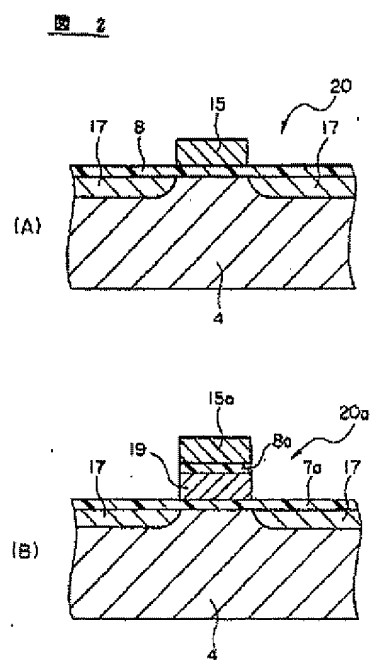
【符号の説明】

- 2… 試験用サンプル
- 4… 基板
- 6… 下部電極薄膜
- 7、7a… バッファ層
- 8、8a… 高誘電率絶縁膜
- 10… 上部電極薄膜
- 15、15a… ゲート電極
- 17… ソース・ドレイン領域
- 19… フローティングゲート
- 20… MOSFET
- 20a… 半導体装置

【図1】

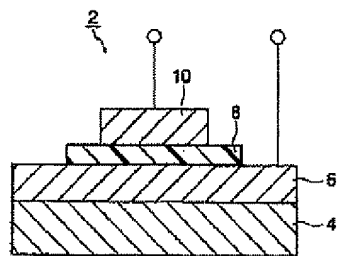


【図2】



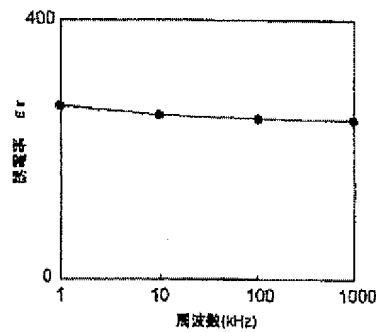
【図3】

図 3



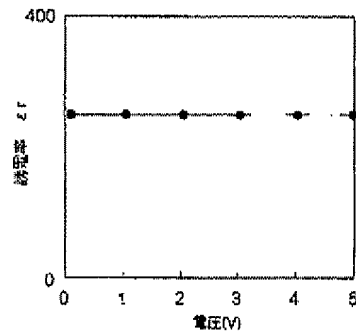
【図4】

図 4



【図5】

図 5



【手続補正書】

【提出日】平成14年3月28日(2002.3.28)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】0114

【補正方法】変更

【補正内容】

【0114】実施例22

パルスレーザ蒸着法による原料として、希土類元素とし*

*でのLaが添加された $\text{La}_x\text{Bi}_{1-x}\text{Ti}_3\text{O}_{12}$ (LBT) 焼結体(この焼結体は、組成式: $\text{Bi}_{12}\text{A}_m\text{O}_{3m+3}$ において、記号 $m=3$ 、記号 $\text{A}_2=\text{Bi}_{1-x}$ 、 La_x および記号 $\text{B}_3=\text{Ti}_3$ として表される。ここで、 $x=0, 0.2, 0.4, 0.6$ と変化させた)を用い、膜厚約50nmのLBT薄膜(高誘電率絶縁膜)を形成した以外は、実施例21と同様にして、高誘電率絶縁膜の誘電率およびリーク電流を求めた。結果を表9に示す。

フロントページの続き

(51)Int.Cl.⁷

識別記号

F I

ターコード(参考)

H01L 27/04
27/115
29/43
29/78
29/788
29/792

H01L 29/78
29/62
27/04

301G 5F101
G 5F140
C

Fターム(参考) 4K029 AA06 BA50 BC00 BC05 BD01
CA01 DB20
4M104 AA01 BB06 CC05 DD37 EE03
EE14 GG09 GG10 GG14 GG16
5F038 AC05 AC15 EZ11 EZ20
5F058 BA01 BA09 BC03 BF06 BF12
BF17 BF46 BJ04
5F083 EP02 EP23 EP56 EP57 GA06
HA08 JA02 JA05 JA12 JA17
JA38 JA45 PR25
5F101 BA01 BA26 BA36 BE05 BH01
BH12
5F140 AA19 AA24 AC36 BA01 BA12
BA20 BD01 BD04 BD05 BD07
BD09 BD11 BD13 BE09 BE10
BF01 BF04 CB08